

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-102939

(43)Date of publication of application : 13.04.1999

(51)Int.Cl.

H01L 21/60

(21)Application number : 09-261423

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 26.09.1997

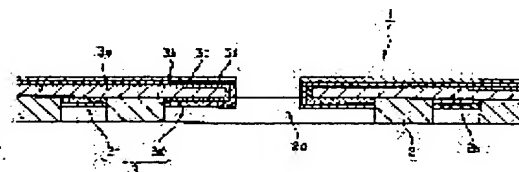
(72)Inventor : CHINDA SATOSHI
YOSHIOKA OSAMU

(54) TAPE CARRIER FOR MOUNTING SEMICONDUCTOR ELEMENT, AND SEMICONDUCTOR DEVICE USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To allow direct bonding (with no gold bump) between an inner lead of a tape carrier and an aluminum pad of a semiconductor element, while no element dispersion takes place at a joint part even under heating process, for providing a high reliability at the joint part for a long period.

SOLUTION: Relating to the tape carrier 1, the wiring lead 3 comprising an inner lead 30 jointed to an electrode of a semiconductor element is patterned on a heat-resistant insulating tape 2. Relating to the inner lead 30, a nickel plate 3b, a palladium plate 3c, and a gold plate 3d are applied in this order on a copper foil 3a, and directly jointed to the electrode of semiconductor element without forming a gold bump. Since the palladium plate 3c prevents a nickel from diffusing to the joint surface, high reliability is provided at the joint part.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102939

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.⁹
H 0 1 L 21/60

識別記号
3 1 1

F I
H 0 1 L 21/60

3 1 1 W
3 1 1 S

審査請求 未請求 請求項の数5 O L (全 5 頁)

(21) 出願番号 特願平9-261423

(22) 出願日 平成9年(1997) 9月26日

(71) 出願人 000005120

日立電線株式会社
東京都千代田区丸の内二丁目1番2号

(72) 発明者 珍田 聡

茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内

(72) 発明者 吉岡 修

茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内

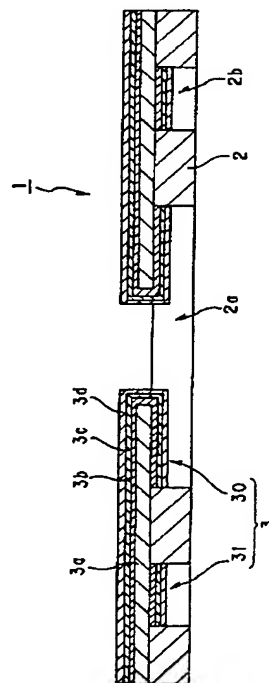
(74) 代理人 弁理士 平田 忠雄

(54) 【発明の名称】 半導体素子搭載用テープキャリアおよびこれを用いた半導体装置

(57) 【要約】

【課題】 テープキャリアのインナーリードと半導体素子のアルミパッドとを金バンプ無しに直接ボンディングでき、しかも加熱処理を加えても接合部の元素拡散が起きず、長期に渡って接合部の高信頼性を有する半導体素子搭載用テープキャリアおよびこれを用いた半導体装置を提供する。

【解決手段】 このテープキャリア1は、耐熱性を有する絶縁テープ2上に、半導体素子の電極と接合されるインナーリード30を含む配線リード3をパターン形成したものである。インナーリード30は、銅箔3aの上に、ニッケルめっき3b、パラジウムめっき3c、金めっき3dがこの順で施され、半導体素子の電極に金バンプを形成せずに直接電極と接合される。パラジウムめっき3cが、ニッケルの接合面への拡散を防ぐので、接合部の高信頼性が得られる。



【特許請求の範囲】

【請求項1】可撓性を有する絶縁フィルム上に、半導体素子の電極と接合されるインナーリードを含む配線層をパターン形成した半導体素子搭載用テープキャリアにおいて、

前記インナーリードは、前記電極との接合面がニッケルめっきを施され、その上にパラジウムめっきを施されたことを特徴とする半導体素子搭載用テープキャリア。

【請求項2】前記インナーリードは、前記接合面が前記パラジウムめっきの上に金めっきを施された構成の請求項1記載の半導体素子搭載用テープキャリア。の半導体素子搭載用テープキャリア。

【請求項3】前記半導体素子の前記電極は、アルミニウム電極であり、前記インナーリードの前記接合面は、前記アルミニウム電極に金バンプを形成せずに所定のボンディング法によって直接前記アルミニウム電極と接合される構成の請求項1記載の半導体素子搭載用テープキャリア。の半導体素子搭載用テープキャリア。

【請求項4】アルミニウム電極を有する半導体素子と、可撓性を有する絶縁フィルム上にインナーリードを含む配線層をパターン形成した半導体素子搭載用テープキャリアとを備え、

前記インナーリードは、前記アルミニウム電極との接合面がニッケルめっきを施され、その上にパラジウムめっきを施され、前記インナーリードの前記接合面は、前記アルミニウム電極に金バンプを形成せずに直接前記アルミニウム電極と接合されたことを特徴とする半導体装置。

【請求項5】前記インナーリードの前記接合面は、前記パラジウムめっきの上に金めっきが施された構成の請求項4記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップを搭載する半導体素子搭載用テープキャリアおよびこれを用いた半導体装置に関し、特に、半導体チップの電極（アルミパッド）とインナーリードとを金バンプ無しに直接接合可能とした半導体素子搭載用テープキャリアおよびこれを用いた半導体装置に関する。

【0002】

【従来の技術】半導体チップ搭載用テープキャリアは、銅箔とポリイミド等の耐熱性テープとを貼り合わせたテープ材から成形し作製される。このテープキャリアは、大量生産に優れ、可撓性があり、薄くて軽量であるため、液晶画面の駆動用ICや小型計算機の論理LSIはもとより、最近ではCPU、ASIC等の大型論理回路の半導体チップやメモリチップの搭載用にまで適用範囲が拡大している。一方、テープキャリアは、薄型、大量生産向きであるため、これを硬質のリードフレームやガ

ラスエポキシ樹脂からなる基板の代替に用いることが検討されている。

【0003】テープキャリアに設けられたインナーリードと半導体チップの電極（アルミパッド）との接続方法には、従来より次のものが知られている。

- (1) TAB（テープオートメテッドボンディング）法
- (2) 金ワイヤボンディング法
- (3) シングルポイントボンディング法

【0004】(1)のTAB法は、一般には、まず半導体チップのアルミパッド上に金バンプと称する金の突起を形成し、次いでこのバンプとインナーリードの全てとを正確にアライメントした後、ダイヤモンド等の硬質のツールで一括熱圧着させる方法である。このTAB法によれば、テープ材の形態のまま作業ができるため、テープキャリアに適用することができ、また接続時間が短く、大量生産に適している。テープキャリアをTAB法により接続する場合は、インナーリードにすずめっき、あるいは金／ニッケルの2層めっきを施す。スズめっきの場合は、チップのアルミパッド上の金バンプと金－スズ共晶合金を形成して接合する。また、金／ニッケルめっきの場合は、金－金接合となり、高信頼性を有する接合が可能となる。下地のニッケルめっきは、素材の銅と最表面の金めっきとの熱拡散防止バリアの役割を持つ。

【0005】(2)の金ワイヤボンディング法は、リードフレームを用いたICの組立法では、ごく一般的な方法である。熱圧着が中心であった頃は、フレーム材が300℃以上に熱せられたが、現在はヒートダメージを低減する目的から超音波併用熱圧着法が用いられ、加熱温度を200℃程度にしている。そのため、剛性の高いフレーム材は、この方法に適しているといえる。一方、テープキャリアは、軟質のテープ材と銅箔とを貼り合わせたもので、可撓性を有しているため、フレーム材と比較して柔らかく、超音波併用の金ワイヤボンディング法には適していない。この方法を用いるには、比較的硬質なめっき膜を、テープの可撓性を損なわない範囲で施すことがポイントとなってくる。

【0006】(3)のシングルポイントボンディング法は、テープキャリアのインナーリードと半導体チップのアルミパッドとを接続する方法として、近年用いられるようになったものであり、アルミパッド上に金バンプを施した後、テープキャリアのインナーリードと金バンプを正確にアライメントし、次にインナーリードを1本ずつツールで叩き、インナーリードとアルミパッドとを接続させる方法である。

【0007】

【発明が解決しようとする課題】しかし、従来のテープキャリアによれば、半導体チップのアルミパッドとテープキャリアのインナーリードとを接続する方法としてTAB法を用いた場合は、半導体チップのアルミパッド上に金バンプを形成しなければならず、この金バンプは、

一般に、ダイシングによって切断する前の配線を描画したLSIウェハにフォトリソを厚塗りし、露光、現像、電解金めっき、レジスト剥膜、金焼鈍等10工程以上の長い工程を経て作製するもので、コストと製造時間を費やすことになる。金ワイヤボンディング法と比較してTAB法が特殊用途に限られるのは、金バンプの製造の困難さが大きな原因と考えられる。また、アルミパッド数が100個にもなると、あるいはパッドおよびリードのピッチが狭くなると、パッドとリードの全数の正確なアライメントが難しくなるのが最大の欠点である。また、接続の際は、テープ材や接続ツールの平坦性も接続に大きく影響する。

【0008】また、金ワイヤボンディング法を用いた場合は、一般には、リードフレームのような剛性の高い基体上で行う方法であるため、軟質のテープキャリア上に金ワイヤを接続することは、荷重や超音波出力が吸収され易いため、比較的難しい。

【0009】また、シングルポイントボンディング法を用いた場合は、TAB法と同様に、基本的には、アルミパッドに金バンプが必要であるため、金バンプの作製に費用と時間がかかり、コスト増を招く。銅箔からなるインナーリードにニッケルおよび金をめっきしたTAB用のテープキャリアでも、ボンディング条件の適正化を図ることにより、アルミパッドに直接シングルポイントボンディングすることは可能であるが、ボンディング後にエージング試験を行った結果、薄い金を通して下地のニッケルが拡散し、アルミとの接合部が汚染され、リードの接合力が小さくなることが確認された。

【0010】従って、本発明の目的は、テープキャリアのインナーリードと半導体素子のアルミパッドとを金バンプ無しに直接ボンディングでき、しかも加熱処理を加えても接合部の元素拡散が起きず、長期に渡って接合部の高信頼性を有する半導体素子搭載用テープキャリアおよびこれを用いた半導体装置を提供することにある。

【0011】

【課題を解決するための手段】本発明は、上記目的を達成するため、可撓性を有する絶縁フィルム上に、半導体素子の電極と接合されるインナーリードを含む配線層をパターン形成した半導体素子搭載用テープキャリアにおいて、前記インナーリードは、前記電極との接合面がニッケルめっきを施され、その上にパラジウムめっきを施されたことを特徴とする半導体素子搭載用テープキャリアを提供する。

【0012】本発明は、上記目的を達成するため、アルミニウム電極を有する半導体素子と、可撓性を有する絶縁フィルム上にインナーリードを含む配線層をパターン形成した半導体素子搭載用テープキャリアとを備え、前記インナーリードは、前記アルミニウム電極との接合面がニッケルめっきを施され、その上にパラジウムめっきを施され、前記インナーリードの前記接合面は、前記ア

ルミニウム電極に金バンプを形成せずに直接前記アルミニウム電極と接合されたことを特徴とする半導体装置を提供する。

【0013】

【発明の実施の形態】図1は、本発明の第1の実施の形態に係る半導体素子搭載用テープキャリアを示す。このテープキャリア1は、ポリイミド等の耐熱性を有する絶縁テープ2と、この絶縁テープ2に耐熱接着剤で貼り合わされた銅箔3aからなる配線リード3とを備える。

【0014】絶縁テープ2には、半導体チップが収容される部分に、チップサイズよりやや大きなデバイスホール2aと、アウターリードホール2bとが設けられている。

【0015】配線リード3は、半導体チップのアルミパッドと接合されるインナーリード30、およびインナーリード30に連設された外部配線基板（図示せず）と接合されるアウターリード31がパターン形成されている。インナーリード30は、その先端がデバイスホール2a内に突出する構造になっており、銅箔3aの上に、ニッケルめっき3b、パラジウムめっき3c、金めっき3dがこの順で施される。第1層のニッケルめっき3bの厚さは、1～2μm程度、第2層のパラジウムめっき3cの厚さは、0.05～0.2μm程度、第3層の金めっき3dの厚さは、0.005～0.1μm程度とする。

【0016】第1層のニッケルめっき3bの厚さは、銅箔3aからの銅の熱拡散を防止するためには、少なくとも1μmは必要であるが、比較的硬いめっき膜であるので、3μm以上めっきすると、テープキャリアの特長である可撓性を損なうことがある。従って、ニッケルめっき膜の厚さは、上記1～2μm程度が好ましい。第2層のパラジウムめっき3cは、ニッケルめっき3bよりさらに硬いめっき膜であり、また高価なので薄付けが良いが、0.05μmより薄いと十分なボンディング性が望めないことが実験から明らかになった。また、膜厚の制御および品質保証が難しいことから、上記0.05～0.2μm程度が好ましい。第3層の金めっき3dは、パラジウムよりさらに高価であるため、薄付けが良いが、0.005μmより薄いと膜厚の制御および品質保証が難しいことから、上記0.005～0.1μm程度が好ましい。

【0017】次に、第1の実施の形態に係るテープキャリア1の一製造方法を説明する。

【0018】(1) テープ材の準備

まず、ポリイミドからなる絶縁テープ2に耐熱接着剤を用いて銅箔3aを貼り合わせたテープキャリア用テープ材を準備する。

【0019】(2) パターン形成

このテープ材の銅箔3a面に感光性レジストを薄く均一に塗布した後、露光、現像、エッチング、レジスト剥膜

形成等の工程を経て、所望の形状の微細パターンを形成する。絶縁テープ2には、半導体チップを収容するためのチップサイズよりやや大きなデバイスホール2aおよびアウターリードホール2bを予め開けておく。

【0020】(3) 脱脂、酸洗、清浄

テープキャリア1のめっき不要部に耐薬品性のレジストをスクリーン印刷法で塗布した後、露出している銅リード（リード幅50 μ m、ピッチ90 μ m）を脱脂および酸洗により清浄化する。

【0021】(4) めっき膜形成

電気めっきで無光沢のニッケルめっき30aの膜を約2 μ m析出させ、その上に電気めっきでパラジウムめっき30bの膜を約2 μ m析出させ、さらにその上に電気めっきで金めっき30cの膜を約0.05 μ m析出させて図1に示すインナーリード30およびアウターリード31を有する配線リード3が得られる。

【0022】(5) アルミパッドとの接合

図2は、半導体装置を示す。上記のようにして作製したテープキャリア1を図示しないシングルポイントボンダ（九州松下電器製SB10N-T）にセットし、半導体チップ4のアルミパッド5とインナーリード30の先端とを正確にアライメントして、インナーリード30をシングルポイントボンダのツール6によって1本ずつ叩いて接合する。このようにして図2に示すような半導体装置10が製造される。なお、接合条件は、50gf、超音波出力0.3W、発振時間20msとした。

【0023】次に、第1の実施の形態と比較例における結合強度の測定結果を説明する。

<第1の実施の形態>アルミパッド5とインナーリード30を接合した後、その接合部をリフトオフし、接合強度を測定した。その結果、リード30とパッド5間の接合強度は20gf以上であった。次に、接続したサンプルを150℃の恒温槽中に最長500hr保持し、約1000hr毎に取り出し、接合部の強度を測定した。その結果、強度は500hr経過後も20gf以上を保つことが確認された。

【0024】<比較例>第1の実施の形態で使用するテープキャリア1の銅箔パターンのうち、めっき必要部のみを露出させた後、この部分を清浄化してから、まずニッケルめっき膜を約2 μ m、その上に金めっき膜を0.05 μ m、いずれも電解めっき法で析出させて比較例のテープキャリア1を作製した。このテープキャリア1をシングルポイントボンダ（九州松下電器製SB10N-T）にセットし、半導体チップ4のアルミパッド5とインナーリード30の先端を正確にアライメントして、リード30をシングルポイントボンダのツールによって1本ずつ叩いて接合した。接合条件は、第1の実施の形態と同様である。次に、接合したサンプルを150℃の恒温槽中に最長500hr保持し、約1000hr毎に取り出し、接合部の強度を測定した。その結果、強度は最初

の1000hr経過後に既に5gf以下となった。すなわち、第1の実施の形態と比較例を比較すると、第1の実施の形態の金めっき3dとニッケルめっき3bの間にパラジウムめっき3cを施すインナーリード構造は、アルミパッド5に直接テープキャリア1のインナーリード30をシングルポイントボンディングする際に、接続信頼性を増大させることが明白になった。

【0025】上記構成のテープキャリア1の効果を説明する。

(イ) 半導体チップ4のアルミパッド5上に金バンプを予め設けておく必要がないため、高価で時間のかかるウェハバンプ製造工程を全て省略することができる。

(ロ) 従来の剛性の高いリードフレームに比較して薄く可撓性のあるテープ材を用いるため、パッケージが薄型化でき、狭い隙間や湾曲した搭載部、折り曲げた裏側の基板等へのパッケージの搭載が可能になる。

(ハ) 金ワイヤボンディング法の場合は、接続部の耐湿性を維持する目的から、レジンによるトランスファモールドが必要となるが、シングルポイントボンディング法の場合は、より組立の簡単なポッティングレジン封止でよいから、コスト上大変有利である。

(ニ) シングルポイントボンディング法によりテープキャリア1のインナーリード30をアルミパッド5に直接接合する方法は、金ワイヤをボンディングする場合のようなワイヤのループが無いので、パッケージの薄型化に一層の効果がある。

【0026】本発明の第2の実施の形態に係る半導体素子搭載用テープキャリアについて説明する。このテープキャリア1は、第1の実施の形態とは、インナーリード30に施すめっきが異なり、他は第1の実施の形態と同様に構成されている。すなわち、インナーリード30は、第1層をニッケルめっき3b、第2層をパラジウムめっき3cとし、最表層の金めっき3dを省略したものである。金めっき3cを省略した場合でも、半導体チップ4のアルミパッド5との直接シングルポイントボンディングは可能である。そして第1の実施の形態に示した150℃熱処理試験を行っても、少なくとも300hrまでは接合強度は20gf以上を示した。

【0027】図3は、本発明の第3の実施の形態に係る半導体素子搭載用テープキャリアを示す。この第3の実施の形態では、めっき不要部分にソルダレジスト7を形成し、インナーリード30およびアウターリード31のめっき必要部分にめっき3b、3c、3dを施したものである。これにより、貴金属めっきの使用量を減らしてコスト低減を図ることができる。

【0028】

【発明の効果】以上説明した通り、本発明によれば、インナーリード上のニッケルめっきの上に施したパラジウムめっきが、ニッケルの接合面への拡散を防ぐので、テープキャリアのインナーリードと半導体素子のアルミパ

ッドとを金バンプ無しに直接ボンディングでき、しかも加熱処理を加えても接合部の元素拡散が起きず、長期に渡って接合部の高信頼性を有する半導体素子搭載用テープキャリアおよびこれを用いた半導体装置を提供することができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態に係るテープキャリアの断面図である。

【図 2】 本発明に係る半導体装置の断面図である。

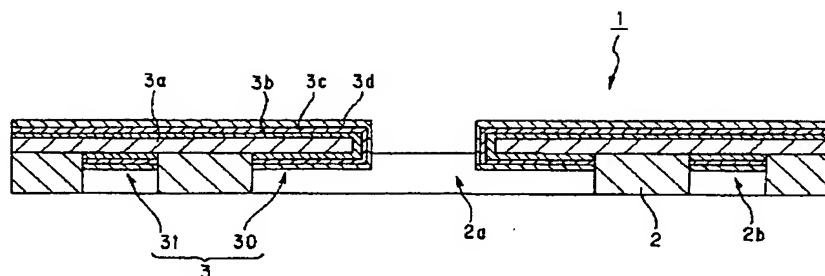
【図 3】 本発明の第 3 の実施の形態に係るテープキャリアの断面図である。

【符号の説明】

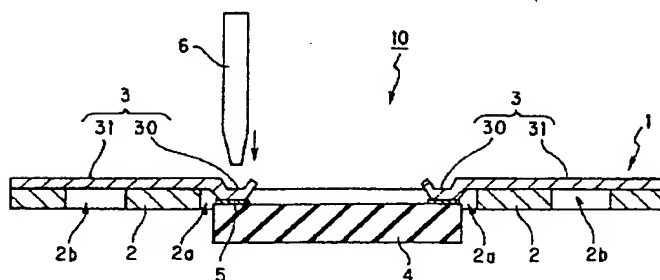
- 1 テープキャリア
- 2 絶縁テープ
- 2 a デバイスホール

- 2 b アウターリードホール
- 3 配線リード
- 3 a 銅箔
- 3 b ニッケルめっき
- 3 c パラジウムめっき
- 3 d 金めっき
- 4 半導体チップ
- 5 アルミパッド
- 6 ツール
- 7 ソルダレジスト
- 10 半導体装置
- 30 インナーリード
- 31 アウターリード

【図 1】



【図 2】



【図 3】

